به نام خدا

تمرین اول VHDL

مدار های منطقی

دکتر شریعتمدار مرتضوی

نیمسال دوم 1402-1401

مهلت تحویل : 1402/ 1/13

در این تمرین قصد داریم دو جمع کننده 5 بیتی را پیاده سازی کنیم. می‌خواهیم این پیاده سازی را به دو صورت پیاده سازی کنیم :

1. Ripple Adder
2. Carry Look a Head Adder

هرکدام از این ساختار ها از ساختار های کوچک تری ساخته شده اند ما می‌خواهیم در این تمرین با استفاده از این ساختارهای کوچک که با آنها اصطلاحا ماژول می‌گویند این جمع‌کننده هارا بسازیم.

عملیات مورد انتظار در این تمرین به شرح زیر خواهد بود:

1) شبیه‌سازی ضرب کننده ها با استفاده از زبان VHDL

2) ایجاد Testbench برای هر یک از پیاده سازی‌های قسمت قبل

3) گزارش شماتیک ایجاد شده در محیط شبیه سازی

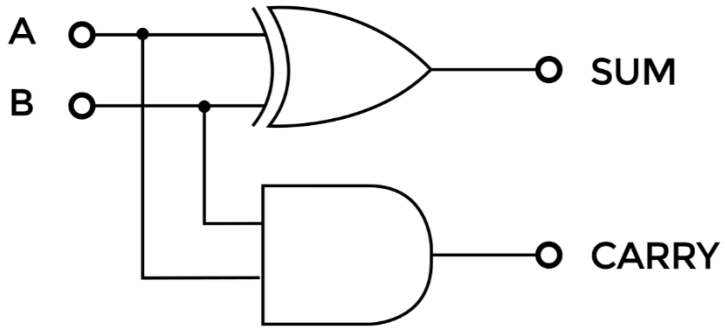
4) پاسخ به سوالات داده شده

شما در گزارش خود باید تمامی موارد بالا را بیارید و نیازی به قرار دادن کد در فایل PDF گزارش نمی‌باشد و کافی است در فایل PDF الگوریتم‌ها و کارهایی که انجام داده‌اید را بگذارید و همراه با کد در سامانه آپلود کنید.

حال به توضیح این ماژول‌ها و ساختارها می‌پردازیم :

ساختار Half Adder :

شکل مدار و حدول درستی یک نیمه جمع‌کننده به صورت زیر است :

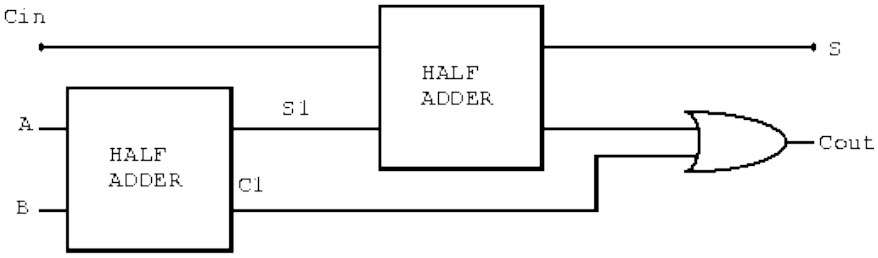


A	B	Sum	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

ساختار Full Adder :

شکل مدار و حدول درستی یک جمع‌کننده کامل به صورت زیر است :

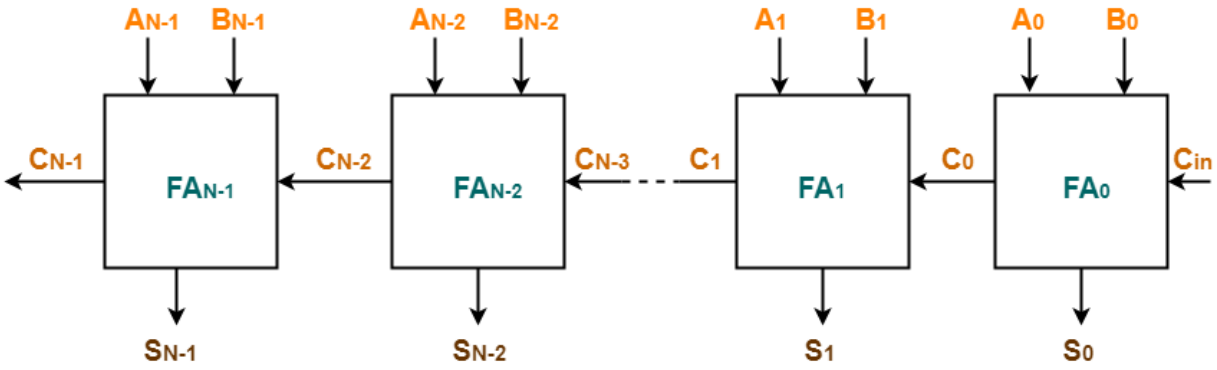
C_1	X_1	Y_1	Z_1	C_2
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



حال به سراغ ساختارهای اصلی خود میرویم :

ساختار Ripple Adder :

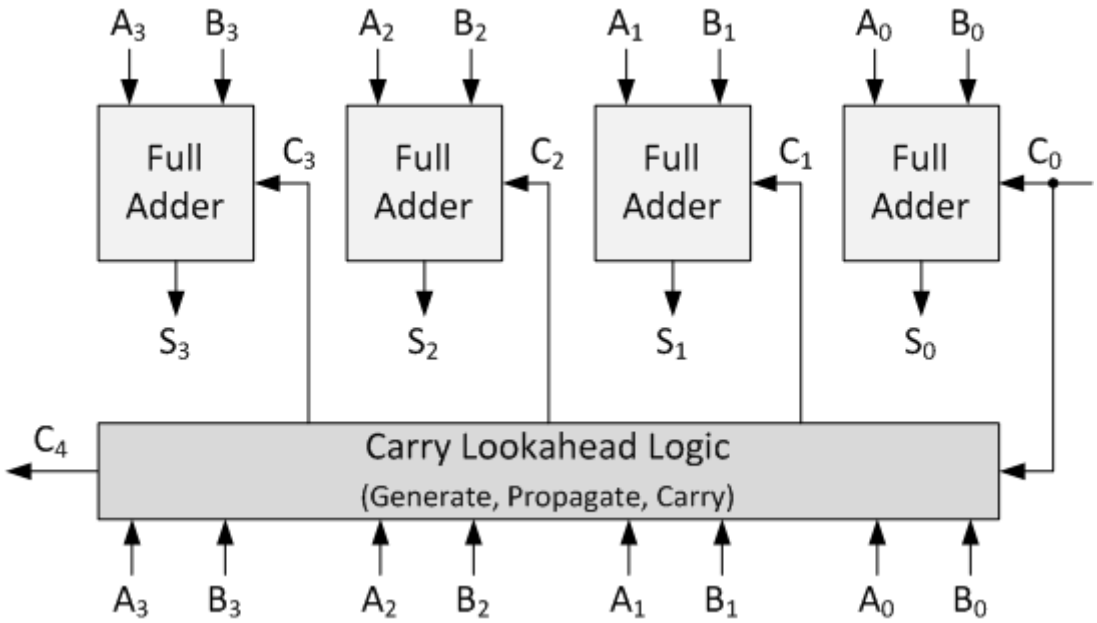
ساختار این جمع‌کننده به صورت زیر است :



N-bit Ripple Carry Adder

که در این تمرین ما 5بیتی آن را می‌خواهیم.

ساختار Carry Look aHead Adder :



که در این ساختار بخش Sum از طریق FAها ساخته می‌شود و بخش Carry از طریق بلوک پایین که به صورت زیر پیاده سازی می‌شود :

با استفاده از دو معادله داده شده قادر به ساخت کری های لازم برای جمع کننده ها هستیم دقت کنید که معادله دوم برای جمع کننده 4 بیتی است و برای بیت 5ام نیاز به نوشتن آن توسط خودتان دارید.

$$P_i = A_i \oplus B_i$$
$$G_i = A_i B_i$$

$$C_1 = G_0 + P_0 C_{in}$$
$$C_2 = G_1 + P_1 C_1 = G_1 + P_1 G_0 + P_1 P_0 C_{in}$$
$$C_3 = G_2 + P_2 C_2 = G_2 + P_2 G_1 + P_2 P_1 G_0 + P_2 P_1 P_0 C_{in}$$
$$C_4 = G_3 + P_3 C_3 = G_3 + P_3 G_2 + P_3 P_2 G_1 + P_3 P_2 P_1 G_0 + P_3 P_2 P_1 P_0 C_{in}$$

سوالات :

فرق این دو جمع‌کننده در چیست ؟

سرعت کدام بهتر است ؟

عملکرد یا Performance کدام یک بهتر است ؟

کدام یک حجم مداری کمتری دارد و پیاده‌سازی ساده‌تری دارد؟

موفق باشید